

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-120295

(43)Date of publication of application : 06.05.1997

(51)Int.Cl.

G10L 3/00
G10L 3/00

(21)Application number : 08-250024

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 20.09.1996

(72)Inventor : MATSUURA HIROSHI

TSUBOI HIROYUKI

HIRAI SHOICHI

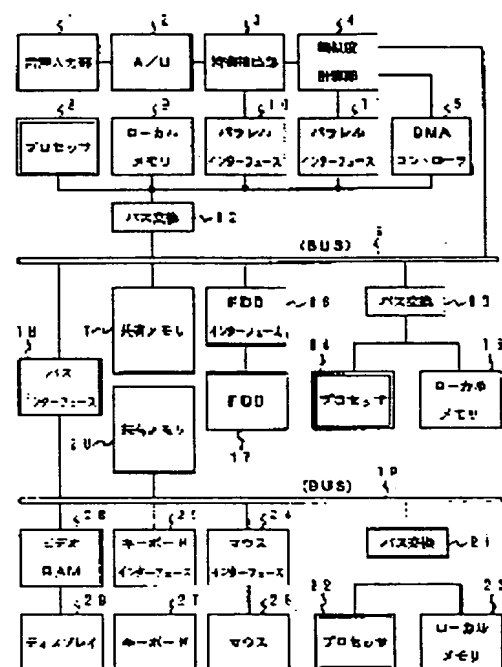
TAKEBAYASHI YOICHI

(54) SPEECH RECOGNITION DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To efficiently process input voices by independently executing recognition processing to the individual input voices, passing the processed data between processors through a shared memory.

SOLUTION: A voice signal input through a voice input part 1 is digitized through A/D converter 2 and is led to a feature extraction part 3. And a similarity degree of an input voice feature parameter to each category determined by a similarity degree calculation part 4 and an input voice feature parameter extracted in a feature extraction part 3 are controlled by a DMA controller 5, for instance, they are block-transferred to a first shared memory 7 every one frame cycle via a bus 6 and is stored in it. And the information stored in the shared memory 7 for the input voice is processed for recognition every one frame, and the input voice is determined to a recognition candidate by a second processor 14. Recognition candidates are determined up to the third every one frame and are transferred to a second shared memory 20.



LEGAL STATUS

[Date of request for examination]

20.09.1996

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

2685429

[Date of registration]

15.08.1997

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

26.11.2005

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-120295

(43) 公開日 平成9年(1997)5月6日

(51) Int.Cl.⁵

G10L 3/00

識別記号

571

531

庁内整理番号

F I

G10L 3/00

571G

531D

技術表示箇所

審査請求 有 発明の数 2 O L (全 8 頁)

(21) 出願番号

特願平8-250024

(62) 分割の表示

特願昭60-265506の分割

(22) 出願日

昭和60年(1985)11月26日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 松浦 博

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝総合研究所内

(72) 発明者 坪井 宏之

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝総合研究所内

(72) 発明者 平井 彰一

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝総合研究所内

(74) 代理人 弁理士 鈴江 武彦 (外6名)

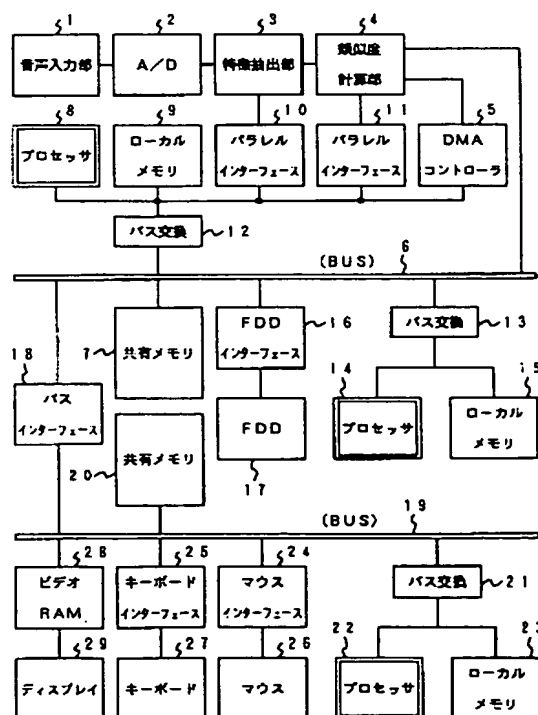
最終頁に続く

(54) 【発明の名称】 音声認識装置

(57) 【要約】

【課題】入力音声の文節の範囲を指示するための支援情報を入力して特に文節単位の認識処理を確実に実行できるように支援する機能を有し、結果的に入力音声に対する認識処理を整然と効率良く行うことのできる実用性の高い音声認識装置を提供することにある。

【解決手段】特に入力音声に対する音節単位の音声認識処理を実行し、入力音声の各音節の始端を示す第1のコード情報を出力するプロセッサ手段と、入力音声の各音節からなる文節の範囲を指示するための第2のコード情報を入力するための入力手段と、前記音節単位の認識候補を前記認識候補バッファに格納し、前記入力順序制御バッファには前記第1のコード情報を前記プロセッサ手段により出力された順に格納し、かつ前記入力手段により入力された第2のコード情報を入力に応じて前記第1のコード情報と共に格納するように構成されたメモリ手段とを備えた音声認識装置である。



1

【特許請求の範囲】

【請求項1】 入力音声に対する特徴抽出処理、類似度計算処理および音響の特徴抽出処理を含むフレーム単位の分析処理を実行してフレーム単位の分析結果を出力し、前記入力音声の各音節の始端を示す第1のコード情報を出力し、前記分析結果に基づいて前記入力音声に対する音節単位の音声認識処理を実行して認識候補を出力するプロセッサ手段と、

前記入力音声の各音節からなる文節の範囲を指示するための第2のコード情報を入力するための入力手段と、
認識候補バッファおよび入力順序制御バッファを有し、前記音節単位の認識候補を前記認識候補バッファに格納し、前記入力順序制御バッファには前記第1のコード情報を前記プロセッサ手段により出力された順に格納し、かつ前記入力手段により入力された第2のコード情報を入力に応じて前記第1のコード情報と共に格納するように構成されたメモリ手段とを具備し、

前記プロセッサ手段は、前記メモリ手段に格納された前記第1、第2の各コード情報に基づいて、前記第1のコード情報により前記認識候補バッファに格納された音節単位の認識候補を読出し、前記第2のコード情報により認識候補からなる文字列の文節を特定し、この文節単位の文字列に対する言語的認識処理を実行して、前記入力音声に対する音声認識結果を決定するように構成されたことを特徴とする音声認識装置。

【請求項2】 入力音声に対する音節単位の音声認識処理を実行して認識候補を出力し、かつ前記入力音声の各音節の始端を示す第1のコード情報を出力する音声認識手段と、

前記入力音声の入力時に、前記入力音声の各音節からなる文節の範囲を指示するための第1のコード情報を入力するための入力手段と、

前記音節単位の認識候補を格納する認識候補バッファ手段と、

前記第1のコード情報を出力された順に格納し、かつ前記入力手段により入力された第2のコード情報を格納する入力順序制御バッファ手段と、

前記第1のコード情報により前記認識候補バッファ手段から音節単位の認識候補を読出し、前記第2のコード情報により認識候補からなる文字列の文節を特定して文節単位の文書作成処理を実行する手段とを具備したことを特徴とする音声認識装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、入力音声に対する複雑な認識処理を整然と効率良く行い得る音声認識装置に関する。

【0002】

【従来の技術】近時、音声認識処理技術が発達し、例えば工場の生産ラインにおける選別工程の音声入力による

2

制御や、音声による電話サービス等に応用されている。

【0003】また最近では、音声入力による文章作成装置、つまり音声フードプロセッサの実用化が進められている。

【0004】ところが音声は種々の個人的特徴を含み、またその変動要素も多い。これ故、一般的にその認識処理方式が高度であり、また複雑である。特に不特定話者を対象とし、連続発声された音声の認識処理する場合、その認識処理法が相当複雑化する。またその認識処理時間が相当長くなることも否めない。

【0005】そこで、例えば連続発声された音声に対する文節の切れ目などを指示するための支援情報をキー入力操作により入力して、入力音声に対する認識処理を支援することが考えられている。但し、文節の切れ目等の支援情報は、認識処理が実行されて、認識候補が出力された後に入力する必要がある。即ち、支援情報を入力しても、入力音声に対する認識処理は前述したように相当の時間が掛かる。

【0006】このため、その時間的なずれに起因して、例えば処理制御コードに従って入力音声に対する認識候補の言語的な処理を行おうとしても、その処理対象とする認識候補が求められていないことがある等の不具合が生じる。このような理由により、複雑な音声認識処理を整然と効率良く行うことが非常に困難である等の不具合があった。

【0007】

【発明が解決しようとする課題】文節の切れ目などを指示するための支援情報をキー入力操作により入力して、入力音声に対する認識処理を支援する方式が考えられているが、認識処理が実行されて、認識候補が出力された後に入力する必要があるため、必ずしも認識処理を支援することが効果的ではない。

【0008】本発明の目的は、入力音声の文節の範囲を指示するための支援情報を入力して特に文節単位の認識処理を確実に実行できるように支援する機能を有し、結果的に入力音声に対する認識処理を整然と効率良く行うことのできる実用性の高い音声認識装置を提供することにある。

【0009】

【課題を解決するための手段】本発明の第1は、特に入力音声に対する音節単位の音声認識処理を実行し、入力音声の各音節の始端を示す第1のコード情報を出力するプロセッサ手段と、入力音声の各音節からなる文節の範囲を指示するための第2のコード情報を入力するための入力手段と、認識候補バッファおよび入力順序制御バッファを有し、前記音節単位の認識候補を前記認識候補バッファに格納し、前記入力順序制御バッファには前記第1のコード情報を前記プロセッサ手段により出力された順に格納し、かつ前記入力手段により入力された第2のコード情報を入力に応じて前記第1のコード情報と共に

3

格納するように構成されたメモリ手段とを備えた音声認識装置である。プロセッサ手段は、メモリ手段に格納された第1、第2の各コード情報に基づいて、第1のコード情報により認識候補バッファに格納された音節単位の認識候補を読出し、第2のコード情報により認識候補からなる文字列の文節を特定し、この文節単位の文字列に対する言語的認識処理を実行する。

【0010】本発明の第2は、本発明の第1の音声認識装置に対して、第2のコード情報により認識候補からなる文字列の文節を特定して文節単位の文書作成処理、具体的には例えば仮名漢字変換処理を実行する機能を有する音声認識装置である。

【0011】

【発明の実施の形態】以下図面を参照して本発明の実施の形態を説明する。

【0012】（システム構成）図1は、本実施形態に係る音声認識装置の構成を示すブロック図ある。即ち、音声入力部1を介して入力された音声信号はA/D変換器2を介してデジタル化されて特徴抽出部3に導かれる。特徴抽出部3は、例えば16チャンネルのバンドパスフィルタにより構成されるもので、上記そのフィルタ出力として前記入力音声の特徴パラメータを順次抽出している。

【0013】類似度計算部4は上記入力音声の特徴パラメータを音声認識辞書と照合し、認識対象カテゴリの特徴に対する上記特徴パラメータの類似度を、例えば複合類似度法によって順次計算している。

【0014】そして類似度計算部4で求められた各カテゴリに対する前記入力音声の特徴パラメータの類似度、および前記特徴抽出部3で抽出された入力音声の特徴パラメータは、DMAコントローラ5の制御を受けて、例えば1フレーム（8msec）周期毎にバス6を介して第1の共有メモリ7にブロック転送され、例えば図2に示すように格納される。

【0015】尚、DMAコントローラ5は第1のプロセッサ8の制御を受けて動作して、上記データ転送を制御するものである。しかしその転送データ量が少ない場合には、上記DMAコントローラ5を用いることなく、前記第1のプロセッサ8の直接的な制御によって前記類似度および特徴パラメータの共有メモリ7へのデータ転送が行われる場合もある。

【0016】第1のプロセッサ8は、ローカルメモリ9に格納されたプログラムに従って、該ローカルメモリ9を作業領域として動作するもので、この第1のプロセッサ8にインターフェース10、11をそれぞれ介して前記特徴抽出部3および類似度計算部4が接続され、その処理動作が制御されている。またこの第1のプロセッサ8は、バス交換回路12を介して前記バス6に接続されており、前記共有メモリ7を直接アクセスし得るようになっている。

4

【0017】この第1のプロセッサ8によって、前記共有メモリ15に格納されたデータ（特徴パラメータとその類似度）から前記入力音声の、例えば摩擦性、破裂性、無音性、鼻音性、無声性、有声性等の音響的特徴が1フレーム毎に抽出されている。そしてこの第1のプロセッサ8によって抽出された音響的特徴は前記共有メモリ7に転送され、前記特徴パラメータやその類似度と共に格納されるようになっている。

【0018】尚、共有メモリ7は、図2に示すように、1項目（1フレーム）当たり192バイトの情報格納領域を500項目分備え、4秒分に互る入力音声の情報を格納し得るようになっている。そして前記特徴抽出部3で求められた特徴情報（特徴パラメータ）、類似度計算部4で計算された類似度の情報、およびこれらの情報に基いて前記第1のプロセッサ8で求められた音響的特徴情報がそれぞれフレーム毎に格納される。この際、そのフレームに対する第1のプロセッサ8による処理が終了したことを示すフェーズ情報が、上記共有メモリ7に書込まれる。

【0019】このようにして共有メモリ7には、第1のプロセッサ8の制御の下で処理された入力音声の分析データが1フレームづつ格納され、常に現在から過去4秒間に互る分析データが保有されるようになっている。

【0020】また前記第1のプロセッサ8は、上述した如く入力音声の音響的特徴を抽出した後、その音響的特徴等に従って前記入力音声に対する音声区間の検出を行っている。そしてその検出した音声区間に従って、例えば各音節の始端を示すコードを発生し、その検出タイミングを音声の入力タイミングとして上記始端コードを後述する第2の共有メモリに転送している。

【0021】一方、上記バス6にはバス交換回路13を介して第2のプロセッサ14、およびローカルメモリ15が接続されている。この第2のプロセッサ14は、ローカルメモリ15に格納されたプログラムに従って、該ローカルメモリ15を作業領域として動作するものであり、前記共有メモリ7を直接アクセスし得るようになっている。

【0022】この第2のプロセッサ14によって、上記共有メモリ7に格納された情報が前記入力音声の1フレーム毎に認識処理され、その認識候補が求められる。そして第2のプロセッサ14は、例えば1フレーム毎に第3位まで認識候補を求めて後述する第2の共有メモリに転送している。この第2のプロセッサ14による入力音声のフレーム単位での認識処理は、前記フェーズ情報に従って前記第1のプロセッサ8による入力音声の該当フレームに対する分析処理が終了していることを認識して行われる。

【0023】尚、インターフェース16を介して上記バス6に接続されたフロッピーディスクドライブ（FD）17は、例えば前記音声認識辞書や音声用仮名漢字

辞書等を格納したものである。このFDD17から上記辞書情報が前記第1および第2のプロセッサ8、14に読出されて、前述した特徴パラメータの認識対象カテゴリに対する類似度計算や入力音声の音響的特徴の抽出処理、更には認識処理による認識候補の抽出等が行われることになる。

【0024】以上の処理ブロック（第1のプロセッサ系）により、入力音声の特徴情報の抽出処理と、抽出された特徴情報に基づく入力音声の認識処理とが、共有メモリ7を介する第1のプロセッサ8と第2のプロセッサ14との間のデータの受渡しによって相互に連携して行われるようになっている。

【0025】つまり第1のプロセッサ8によって入力音声の特徴情報が求められ、その特徴情報が共有メモリ7に格納される。そして第2のプロセッサ14は共有メモリ7に格納された特徴情報に従ってその入力音声を認識処理し、その認識候補を求めるようになっている。

【0026】ここで前記第1のプロセッサ8と第2のプロセッサ14とによって共有される共有メモリ7は、時分割制御されて上記第1および第2のプロセッサ8、14によりそれぞれアクセスされる。従って第1のプロセッサ8は、第2のプロセッサ14の処理動作とは独立に入力音声を逐次分析処理し、その分析結果（入力音声の特徴情報）を順次共有メモリ7に格納する。これに対して第2のプロセッサ15は、共有メモリ7にその特徴情報の全てが書込まれたフレームに対して、順にそのフレームの入力音声に対する認識処理を実行することになる。

【0027】従って第1および第2のプロセッサ8、15は、入力音声に対してパイプライン的に、その分析処理とその分析結果（特徴情報）に基づく認識処理とをそれぞれ実行することになる。

【0028】一方、前記バス6にはバスインターフェース18を介して第2のプロセッサ系のバス19が接続されている。

【0029】この第2のプロセッサ系は、バス19に接続された第2の共有メモリ20と、バス交換回路21を介してバス19に接続された第3のプロセッサ22とそのローカルメモリ23、およびインターフェース24、25をそれぞれ介して上記バス19に接続されたマウス26とキーボード27、そしてビデオRAM28を介して上記バス19に接続されたディスプレイ29とからなる。

【0030】第2の共有メモリ20は、上述した第1乃至第3のプロセッサ8、14、22によってそれぞれ共有されるもので、例えば図3に示すように認識候補バッファ20aと入力順序制御バッファ20bとを備えて構成される。

【0031】この認識候補バッファ20aは、前記第2のプロセッサ15によってフレーム毎に求められた第1

位から第3位の認識候補を順に格納するものである。また入力順序制御バッファ20bは、前記第1のプロセッサ8によって検出された入力音声の始端検出コード、およびマウス26やキーボード27からコード入力される処理制御コマンドをその入力順序に従って順に格納するものである。

【0032】しかして第3のプロセッサ22は、ローカルメモリ23に格納されたプログラムに従い、該ローカルメモリ23を作業領域として動作するもので、前記共有メモリ20の認識候補バッファ20aに格納された認識候補を順に読出し、例えば日本語辞書や連接辞書を参照して言語的に検定し、前記入力音声に対する認識結果を求めている。そしてその認識結果を、例えば順次仮名漢字変換処理して前記ビデオRAM28に書き込み、該ビデオRAM28上に日本語文章を作成して前記ディスプレイ29にて表示している。

【0033】即ち、第3のプロセッサ22は第2の共有メモリ20を介して前記第2のプロセッサ14からの処理データ（認識候補）を受け、これを言語的に処理してその認識結果を求めるものとなっている。

【0034】ところで第3のプロセッサ22による前記認識候補の言語的処理は、前記共有メモリ20の入力順序制御バッファ20bに格納されたコード情報に従って、その手続きの流れが制御される。

【0035】即ち、前述したように入力順序制御バッファ20bには入力音声の入力タイミングを示す音声始端コード、および前記マウス26やキーボード27からコード入力された処理制御コマンドや文字コードが、その入力順に格納されている。この処理制御コマンドは、例えば入力音声の文節の区切りを指示する情報等からなる。

【0036】しかして今、例えば図4に示すように音声が入力され、その入力音声に関する処理制御コマンドがマウス26やキーボード27からコード入力されると、上記入力音声の各音節の始端検出コードと処理制御コードとが、図5に示すようにその入力順序に従って入力順序制御バッファ20bに格納される。

【0037】第3のプロセッサ22は、この入力順序制御バッファ20bに格納されたコードを順に読出し、そのコードを判定して前記認識候補バッファ20aに格納される認識候補に対する言語的な認識処理を実行することになる。

【0038】尚、認識候補バッファ20aに格納される第1位から第3位までの各音節に対する認識候補は、入力順序制御バッファ20bに格納される始端検出コードにそれぞれ対応付けられる。

【0039】従って図4および図5に示される例では、第3のプロセッサ22は第1音節目の始端コードを得、次にマウスキー入力コードを得た場合、前記認識候補バッファ20aに第1音節目の入力音声に対する認識候補

7

が格納されていることを上記始端コードに従って確認した後、上記マウスキー入力コードに従う言語的処理を実行することになる。その後、次のタイミングで入力されたキーボード入力コードに従って、その指示された処理を行うことになる。

【0040】同様に第3音節目の始端コードを得た後、例えばマウスキー入力コードで示される文節の区切りを示す情報を得た場合、第3のプロセッサ22は上記第3音節目に対する認識候補が認識候補バッファ20aに得られたことを確認して、その文節に対する言語的処理を行うことになる。

【0041】尚、認識候補バッファ20aへの各音節目に対する認識候補の格納の終了は、例えば第2のプロセッサ14が上記認識候補の格納時に該認識候補バッファ20aに同時に書き込む、第2のプロセッサ14による処理の終了を示すフェーズ情報を検出する等して確認される。

【0042】以上のようにして本装置では、第1乃至第3のプロセッサ8、14、22により、入力音声に対する特徴抽出等の分析処理、この分析処理によって抽出された特徴情報に基く認識処理、およびその結果求められた認識候補に対する言語的な処理による認識結果の選択と文章作成処理が、それぞれ段階的に分担して実行される。しかも各プロセッサはこれらの処理をパイプライン的に実行し、共有メモリ7、20を介してその処理データを受渡しながら、その処理を並列的に実行する。

【0043】また共有メモリ7、20に格納されるフェーズ情報に従って前段のプロセッサによる処理が終了していることを確認しながら、上述した各処理をそれぞれ独立に実行することになる。従って入力音声に対する複雑な認識処理を整然と、効率よく実行することが可能となる。

【0044】また本装置にあつては、共有メモリ20の入力順序制御バッファ20bによって音声の入力タイミングと、その入力音声に対する処理制御コマンドの入力タイミングとが管理されているので、処理制御コマンドを入力した時点と、その処理すべき入力音声に対する認識候補が得られるタイミングとの間に時間的なずれが生じても、その時間的なずれに拘りなく正確に該入力音声に対する処理が行われる。

【0045】従って音声を発声入力しながら、その発声に応じて処理制御コマンドを随時入力しても、その入力順序に従って上記入力音声が正しく認識処理されることになる。故に、発声者（オペレータ）に対する負担を大幅に軽減して、自然性良く音声入力による文章作成を行うことが可能となる。

【0046】また前記3つのプロセッサにおけるメモリアドレス空間の割当てを、例えば図6に示すように設定しておけば、各プロセッサは任意に共有メモリ7、20をアクセスすることが可能となる。そして第1のプロセ

8

ッサ8と第2のプロセッサ14とに共有される共有メモリ7に、例えば音声認識用のフレームデータを格納するようにし、また第1のプロセッサ8、第2のプロセッサ14、および第3のプロセッサ22によって共有される共有メモリ7に、例えばシステム制御用のフェーズ情報、認識結果候補、および入力順序制御情報等を格納するようにすれば、個々のローカルメモリ、および共有メモリにそれぞれ格納する情報を最少限に止めることが可能となる。そして各プロセッサは、個々に独立に動作してローカルメモリまたは共有メモリをアクセスすれば良いので、そのアクセスの高速化を図り得る等の効果が奏せられる。

【0047】従って複数のプロセッサによる音声認識処理の分散化と、その並列的な処理、および共有メモリを介したパイプライン的な処理とによって入力音声を整然と、且つ効率良く実行することが可能となる等の実用上多大なる効果が奏せられる。また本装置にあつては、各プロセッサによって音声認識処理に対する役割が分担されているので、その役割毎にプロセッサ系のモジュール化を図ることが容易である。従ってハードウェア構成の簡易化を図り得ると共に、ソフトウェア個性の簡略化を図ることも容易であり、システムの拡張性に優れている等の効果が奏せられる。

【0048】尚、本発明は上述した実施形態に限定されるものではない。ここでは、音声の認識処理を3段階に分けて実行したが、入力音声の分析処理とその認識処理とは、コード入力される処理制御コマンドに関係なく実行できることからこれらを統合して、その音声認識処理を2段階に分けて実行するようにしても良い。また複数のプロセッサによって共有メモリを時分割に共有するための制御方式も特に限定されない。その他、本発明はその要旨を逸脱しない範囲で種々変形して実施することができ

【0049】

【発明の効果】以上詳述したように本発明によれば、一連の音声認識処理を第1および第2のプロセッサ系にそれぞれ分散させて担わせ、これらのプロセッサ間で共有メモリを介して処理データの受渡しを行いながら入力音声に対する認識処理をそれぞれ独立に実行するので、入力音声を効率良く認識処理することができる。また情報の入力順序に従って各プロセッサによる認識処理の手順が制御されるので、入力音声に対する認識処理を整然と実行することが可能となる。また複数のプロセッサは、認識処理レベルに応じて分散された処理をそれぞれ個別に実行すれば良いので、各プロセッサに対する負担を軽くすることが可能となり、各プロセッサとしては比較的安価なものをを用いることが可能となる。しかも、複数のプロセッサによって処理を分担させるので、そのモジュール化を図ることが可能となり、ハードウェアおよびソフトウェアの両面において、その構成の簡略化を図るこ

とが可能となる等の実用上多大なる効果が奏せられる。

【図面の簡単な説明】

【図1】本発明の実施形態に係る音声認識装置の構成を示すブロック図。

【図2】本実施形態に係る第1の共有メモリの構成を示す図。

【図3】本実施形態に係る第2の共有メモリの構成を示す図。

【図4】本実施形態の動作を説明するための図。

【図5】本実施形態の動作を説明するための図。

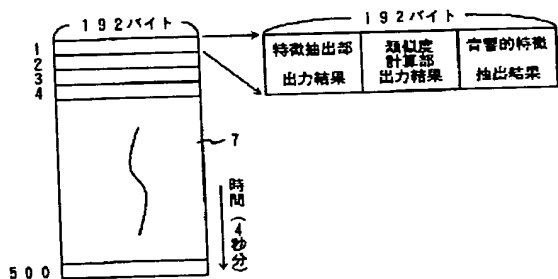
【図6】本実施形態に係るプロセッサのメモリアドレス空間の構成例を示す図。

【符号の説明】

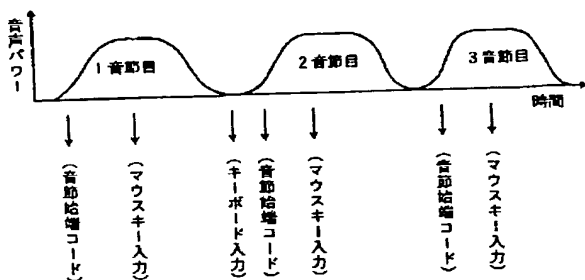
- 1…音声入力部
- 2…A/D変換器
- 3…特徴抽出部
- 4…類似度計算部
- 5…DMAコントローラ
- 6…バス
- 7…第1の共有メモリ
- 8…第1のプロセッサ

- 9…ローカルメモリ
- 10…インターフェース
- 11…インターフェース
- 12…バス交換回路
- 13…バス交換回路
- 14…第2のプロセッサ
- 15…ローカルメモリ
- 16…FDDインターフェース
- 17…FDD
- 18…バスインターフェース
- 19…バス
- 20…第2の共有メモリ
- 22…第3のプロセッサ
- 23…ローカルメモリ
- 24…インターフェース
- 25…インターフェース
- 26…マウス
- 27…キーボード
- 28…ビデオRAM
- 29…ディスプレイ

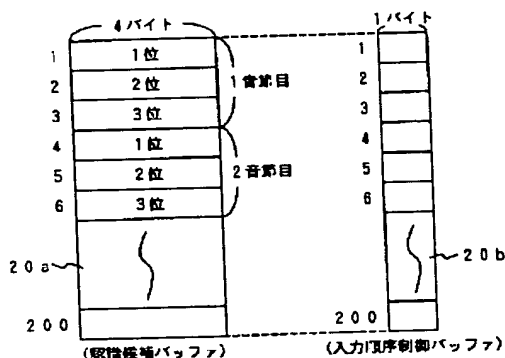
【図2】



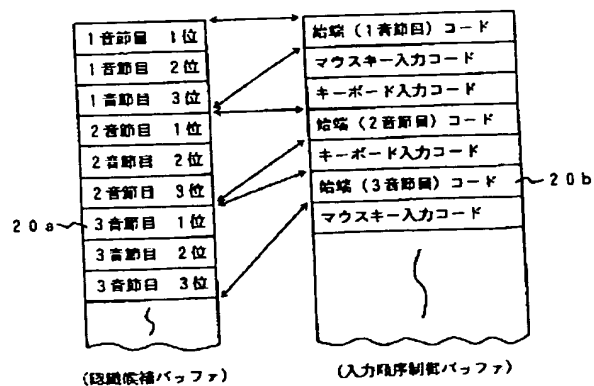
【図4】



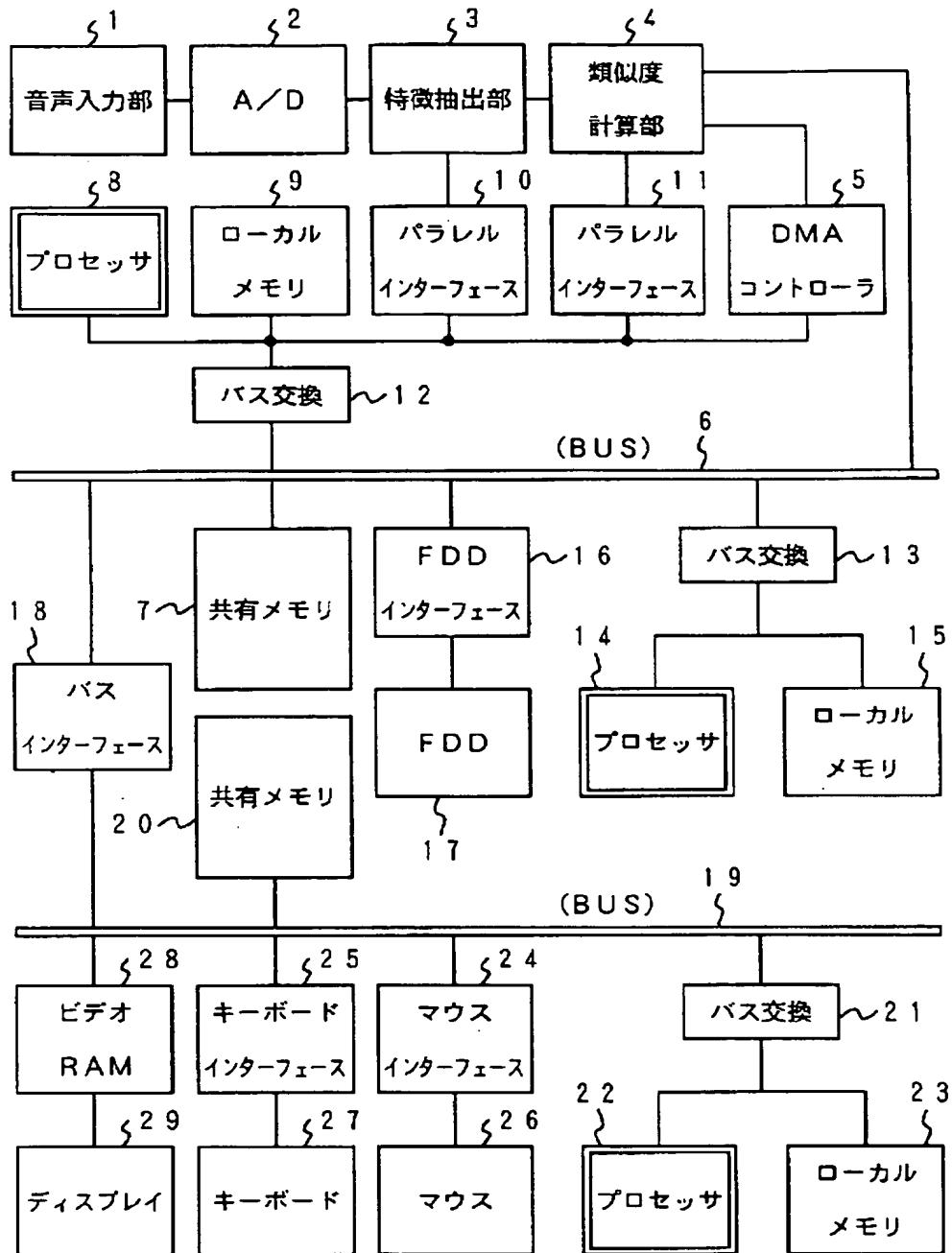
【図3】



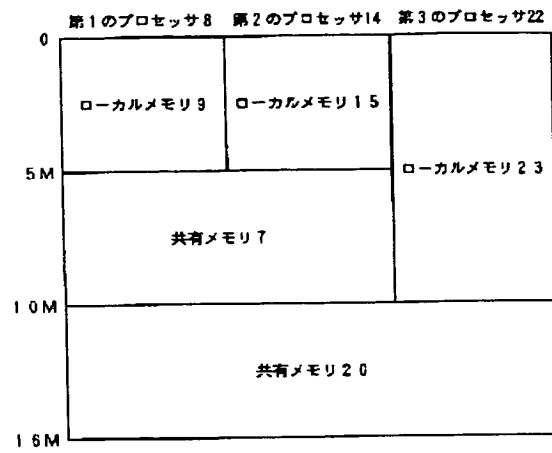
【図5】



【図 1】



【図6】



フロントページの続き

(72)発明者 竹林 洋一
 神奈川県川崎市幸区小向東芝町1番地 株
 式会社東芝総合研究所内